



Visión Electrónica

Más que un estado sólido

<http://revistas.udistrital.edu.co/ojs/index.php/visele/index>



VISIÓN ACTUAL

Tasa de muestreo ADC en microcontroladores avanzados de 8 bits

ADC sampling rate for advanced 8 bit microcontrollers

Francisco J. Zamora N.¹, Adriana Valiente C.²

INFORMACIÓN DEL ARTÍCULO

Historia del artículo:

Enviado: Octubre de 2015

Recibido: Octubre de 2015

Aceptado: Noviembre de 2015

Palabras clave:

ADC

Cuantificación

Escalización

Muestreo y retención

SAR

Tasa de muestreo



Keywords:

ADC

Quantification

Scaling

Sample and hold

SAR

Sampling rate

RESUMEN

Este estudio teórico revisa los roles que tienen los valores de los principales parámetros en el modelo de los convertidores analógico a digital (ADC), presentes en las unidades microcontroladoras (MCU) de gama media y avanzada del fabricante Microchip, en el número máximo de muestras por segundo (tasa de muestreo) que se puede adquirir de una señal analógica de referencia. Se determinan los compromisos entre las características de la señal de entrada, la resolución de los datos requerida por la aplicación y las características del dispositivo, a fin de maximizar la tasa de muestreo y evaluar comparativamente el desempeño de tres gamas representativas de MCU PIC® de Microchip a partir de sus especificaciones.

ABSTRACT

This study reviews the roles played by the values of the main parameters in a model of an analog converter to digitals (ADC), these parameters are present in the microcontrollers units (MCU) those are in middle and advanced range of Microchip's maker in the maximum number of samples per second (sampling rate) for an analog reference signal. It also determines the tradeoffs between the characteristics of the input signal, the resolution of the data required by the application and the device characteristics, these are determined with the purpose of maximizing the sampling rate and to benchmarking the performance of three ranges of Microchip's PIC MCU according to their specifications.

¹Ingeniero electrónico, Universidad Distrital Francisco José de Caldas, Bogotá, D.C. Colombia; especialista en Teleinformática; candidato a Magíster en Ciencias de la Información y las Comunicaciones, Universidad Distrital Francisco José de Caldas; profesor asistente. Facultad de Ingeniería Universidad Distrital Francisco José de Caldas. Correo electrónico: fzamora@udistrital.edu.co

²Tecnóloga especializada en electrónica; Ingeniera en Telecomunicaciones, Universidad Distrital Francisco José de Caldas, Bogotá, Colombia; candidata a Magíster en Ciencias de la Información y las Comunicaciones, Universidad Distrital Francisco José de Caldas; profesional asistente administrativa de la Facultad Tecnológica Universidad Distrital Francisco José de Caldas. Correo electrónico: avaliente@udistrital.edu.co

1. Introducción

Actualmente la ubicuidad y necesidad de interconexión y control remoto de todo tipo de dispositivos, tanto digitales como analógicos e híbridos, ofrecen un importante campo de investigación y desarrollo para la ingeniería moderna. Esta tendencia se conoce hoy como el Internet de las Cosas (Internet of Things, IoT), en la que pensar y medir con exactitud y precisión todo tipo de magnitudes y variables dinámicas del mundo real (en particular audio, imagen y video) son los principales aspectos a considerar en el diseño de muchos de los actuales sistemas empotrados (embedded systems). Los subsistemas conversores analógico a digital (analog to digital converter ADC), del tipo Registro de Aproximaciones Sucesivas (SAR), que están disponibles en la mayoría de los microcontroladores (microcontroller unit, MCU) de 8 bits modernos, poseen características que frecuentemente son tanto subutilizadas como sobreestimadas por la falta de conocimiento y comprensión adecuada del proceso que se lleva a cabo en estos dispositivos, pero también por desconocimiento de sus características, ventajas y limitaciones.

Aspectos del ADC como su resolución, tasa de muestreo, errores de cuantificación o linealidad, así como la cantidad de canales analógicos disponibles, pueden llegar a ser criterios determinantes para seleccionar un dispositivo MCU particular, además de otras típicas consideraciones de ingeniería para sistemas empotrados (embedded systems) tales como: el costo, la velocidad, el consumo de energía, la conectividad, los tipos de herramientas de desarrollo, repositorios de código y soporte disponibles.

La presente investigación revisa las principales consideraciones teóricas detrás del diseño de la tasa óptima de muestreo de un sistema de adquisición de datos con MCU para señales analógicas dinámicas, a partir del estudio de caso del módulo ADC de tres MCU de 8 bits de Microchip Technology pertenecientes uno a la gama media PIC16F® y dos a la gama avanzada PIC18F®. Se verifican las ventajas de disponer de un módulo amplificador de Muestreo y Retención (S/H, Sample and Hold) previo al ADC, se caracterizan sus parámetros importantes [1] y se comenta también la relevancia de aumentar la resolución en bits efectivos del módulo ADC, cuando no se dispone de S/H, o si no se especifican completamente sus parámetros en el manual de datos técnicos del dispositivo o no se conocen los mismos. Se calculan las tasas de muestreo máximas para varias condiciones y requerimientos y se comparan los resultados obtenidos para varios dispositivos representativos y gamas de MCU PIC de

Microchip.

2. Metodología

Se revisan foros en Internet, libros de texto, artículos científicos, notas de aplicación y hojas de datos técnicos de fabricante para los módulos ADC de MCU PIC representativas. De lo anterior, se encuentra que el fabricante Microchip suministra uno de los más detallados conjuntos de datos técnicos sobre el módulo de muestreo y retención (S/H) y el ADC. A partir del análisis de esta información se amplían los conceptos y describen las características relevantes de los subsistemas S/H y ADC tipo SAR de las MCU PIC, extensibles para comprender y evaluar comparativamente también los parámetros de módulos ADC en MCU de otros fabricantes. Se verifica que sin el sistema S/H, la máxima frecuencia de señal de entrada, es muy baja para garantizar un error de máximo 1/2 LSB (medio bit menos significativo o primer bit fraccional) en la conversión, debido a que el voltaje de entrada cambia durante el tiempo de conversión T_C en señales con componentes de corriente alterna AC. La introducción del amplificador S/H entre los circuitos de acondicionamiento de señal y la entrada del ADC, pretende evitar o minimizar los cambios de señal muestreada durante el tiempo de conversión T_C , lo cual aumenta significativamente el número de muestras por segundo para un nivel admisible de error de conversión. Sin embargo, la consideración de los efectos del modelo de red resistencia-capacitancia (RC) equivalente en la entrada del amplificador S/H, obliga a considerar un tiempo de adquisición T_{ACQ} o carga del condensador de retención C_H no nulo. Este tiempo se adiciona al de conversión T_C para determinar el periodo o tiempo de muestreo requerido para cuantificar cada muestra de la señal de entrada, con un máximo de error admisible y de forma repetitiva o continua. Posteriormente, se desarrolla una hoja electrónica a fin de apoyar los cálculos para obtener la máxima tasa de muestreo para MCU PIC, a partir de los valores de parámetros de señal de entrada y del modelo del ADC en dispositivos Microchip.

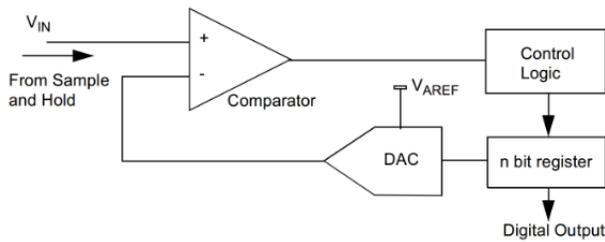
3. Caracterización del modelo del sistema S/H y ADC SAR

El módulo ADC de las MCU PIC de 8 bits facilita la conversión de una señal de entrada analógica a una representación binaria en 10 bits de dicha señal. Las principales diferencias en ADC, en las gamas media y avanzada de MCU, radican en la mejora de algunos parámetros eléctricos y la descarga automática de C_H entre muestras para algunas referencias de PIC18F. Las

MCU admiten varias entradas analógicas o canales, los cuales son redirigidos (multiplexados) hacia un único circuito de muestreo y retención (S/H) y un único conversor A/D tipo SAR. La salida del S/H se conecta a la entrada del conversor AD, el cual genera una salida de 10 bits mediante el método de aproximaciones sucesivas y almacena este resultado en un par de registros de 8 bits ADRESH:ADRESL. El resultado de 10 bits se puede justificar a derecha o izquierda sobre este par de registros (16 bits). Las referencias de voltaje máxima y mínima se seleccionan por software, para ser generadas internamente (de la alimentación de MCU) o suministradas externamente a través de pines de I/O específicos y fuentes de voltaje estabilizadas. El ADC puede producir una interrupción al terminar la conversión, la cual puede además despertar al dispositivo si se encuentra en modo SLEEP, pero en este caso se requiere que el reloj del ADC se seleccione de una fuente interna RC en la MCU.

Un conversor ADC tipo SAR consta de un comparador, un subsistema de temporización y control, un registro de desplazamiento y un conversor digital a analógico (DAC) como se aprecia en la Figura 1.

Figura 1: Diagrama de bloques simplificado de un ADC tipo SAR [2]



Fuente: elaboración propia.

El dato de salida digital de n bits (típicamente entre 8 y 24 bits en MCU modernas), se obtiene después de haber transcurrido al menos un tiempo de conversión equivalente a n veces el tiempo de conversión de 1 bit, denominado T_{AD} . Cada uno de los bits, empezando por el más significativo (MSB), se obtiene comparando el voltaje de entrada V_{IN} con un valor de referencia ajustable (proveniente de un conversor digital a analógico DAC). Inicialmente la referencia es la mitad de todo el rango comprendido entre los voltajes de referencia del ADC.

Esta referencia proviene de un divisor de voltaje conformado por 2^n resistencias de precisión en escalera (*resistor ladder*), seleccionado dinámicamente por el

bloque de control (conversor digital a analógico DAC), según el resultado de la comparación del bit previamente obtenido, mediante algoritmo tipo árbol binario: si, por ejemplo, las referencias positiva y negativa del conversor son respectivamente 5.0 y 0 voltios, la primera comparación de V_{IN} se hace con una referencia igual a 2.5 voltios y si el resultado indica que la referencia es menor, el valor 1 se asignará al MSB, y el siguiente bit se obtendrá de comparar V_{IN} con la mitad superior del siguiente rango de referencias, es decir 3.75 voltios. En caso contrario, el bit MSB será 0 y la referencia de la siguiente comparación será 1.25 voltios y así sucesivamente hasta obtener el LSB. Este proceso recuerda el tradicional problema, resuelto en 1556 por el matemático Tartaglia, consistente en encontrar el mínimo número de pesadas con una balanza de brazos iguales, para determinar el peso de un objeto desconocido entre 1 y 40 libras con pesas de referencia en libras derivados de potencias de 2, como recuerda la nota de aplicación de ST Microelectronics [2].

El tiempo de conversión T_C dependerá del número de bits n de resolución del ADC y será entonces idealmente igual a $n \cdot T_{AD}$. Cada fabricante especifica el valor mínimo que puede asignarse a T_{AD} en su sistema y que depende de características electrónicas de los componentes, el cual se suministrará derivándolo de la frecuencia del oscilador asignado al módulo ADC, generalmente un valor preescalado de la frecuencia del oscilador de la unidad central de procesamiento (CPU), o proveniente de un oscilador interno RC exclusivo para el ADC, en el caso en que la frecuencia de la CPU requiera ser baja y se haya seleccionado; por ejemplo, un valor inferior a 1 MHz, generalmente por requerimientos de bajo consumo.

Sin amplificador S/H en el módulo ADC, es posible encontrar la máxima frecuencia de una señal senoidal de entrada f_m (ecuación 2) capaz de producir una tasa de cambio máximo (voltios por segundo), igual a la incertidumbre (error de cuantificación del ADC en voltios por segundo), presente en un cambio de voltaje equivalente a $\frac{1}{2}$ LSB voltios n el resultado de una conversión de n bits, durante el tiempo de la conversión, T_C ; tal como se deduce de la ecuación 1. El error de cuantificación es sistemático y nunca puede ser menor que la magnitud equivalente a $\frac{1}{2}$ LSB, [3].

$$\frac{\partial}{\partial t} \nu_S(t) |_{max} \leq \frac{\frac{1}{2} LSB}{T_C} \quad (1)$$

Siendo $\nu_S(t) = V_m \text{sen}(2\pi \cdot f_{max} \cdot t)$ y $\frac{1}{2} LSB = \frac{1}{2} \cdot \frac{2 \cdot V_m}{2^n - 1}$

$$f_{Smax} = \frac{1}{2\pi \cdot T_C (2^n - 1)} \quad (2)$$

Por ejemplo, el PIC18F4550® posee un conversor ADC de 10 bits y T_C corresponde en condiciones óptimas a $13\text{bits} \cdot 0,7\mu\text{s/bit} = 9,1 \mu\text{s}$ según el manual de especificaciones técnicas. En esta MCU la señal senoidal que producirá un error máximo igual a $1/2$ LSB durante un T_C debe tener una frecuencia de 20.21 Hz como máximo (sin amplificador S/H). Una frecuencia mayor aumentará el error de cuantificación por encima de $1/2$ LSB. Este valor contrasta con la máxima componente de frecuencia recuperable en la señal que predice el teorema de muestreo [4], estimada como la mitad del máximo número de muestras por segundo obtenibles *idealmente* del conversor ADC (109.89 kpsps), que para el caso es la mitad del inverso del T_C antes indicado y corresponde a 54.95 kHz.

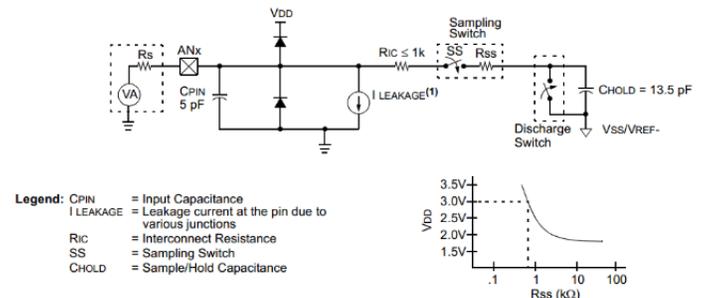
De la ecuación 2, también es posible hallar en cuál de los n bits más significativos aparecerá un error equivalente en magnitud a $1/2$ LSB para una frecuencia dada. Por ejemplo, para $f_s = 1\text{kHz}$, este error aparece en el quinto bit más significativo, lo cual quiere decir que los bits menos significativos restantes contendrán información errónea debido a que el voltaje no se ha estabilizado para esta frecuencia y deben ser descartados en el análisis de los resultados. Nótese que a mayor frecuencia de señal de entrada, aumenta la cantidad de bits que deben ser descartados en la respuesta por contener errores, si no se emplea un amplificador S/H.

3.1. Consideraciones sobre el tiempo de adquisición durante el muestreo

La introducción de un amplificador S/H, teóricamente elimina el error debido a cambios en el voltaje de señal de entrada V_S durante el tiempo de conversión T_C . El conversor codifica un valor analógico de voltaje de señal V_S retenido en un condensador C_H , el cual permanece desconectado durante la conversión (*hold*), y que previamente fue conectado a la señal V_S durante el tiempo de adquisición, muestreo (*sample*) o seguimiento (*tracking*), para permitir que se cargue rápidamente. Sin embargo, las resistencias y demás capacitancias parásitas presentes en el sistema S/H conforman unas redes RC equivalentes (una externa al terminal de entrada y otra paralela interna que incluye a C_H), las cuales hacen que el tiempo de adquisición no sea nulo y deba ser calculado; aunque para la mayoría de los casos prácticos resulta ser solo una fracción de T_C . El tiempo de muestreo, más el de conversión, se constituyen en el nuevo periodo necesario para digitalizar una muestra (periodo de muestreo), el cual se acerca al ideal de $\frac{1}{T_C}$ mencionado antes, demostrando la ventaja de introducir el bloque S/H.

Las MCU PIC18F \times 5K5 \times ® (del año 2012) son elementos representativos de los dispositivos PIC18 de última generación, denominados por el fabricante Microchip: MCU avanzadas de 8 bits, y ofrecen características similares a las de otros fabricantes en la misma gama de dispositivos; así como similares a las de los dispositivos predecesores tipo PIC18F \times 55 \times ® (2006, gama avanzada) y PIC16F87XA® (2003, gama media). Un multiplexor analógico permite seleccionar por software una fuente de señal, de hasta 32 en los PIC 18F más recientes, para redireccionar hacia un único bloque S/H y ADC SAR de 10 bits en la MCU. El efecto de este selector analógico se modela eléctricamente como una resistencia de conmutador de muestreo R_{SS} . El modelo funcional para un terminal de entrada de MCU PIC18F \times 5K5 \times ® que tenga funciones analógicas asociadas a cualquier canal del ADC se aprecia en la Figura 2, e incluye todos los elementos previamente descritos, y algunos más. De otro lado, la corriente $I_{LEAKAGE}$ modela el efecto de carga eléctrica de circuitos de otros módulos digitales asociados o multiplexados con el mismo pin de MCU. Sus efectos son por lo general despreciables, a menos que la impedancia interna de la fuente de señal R_S sea elevada. Por este motivo el fabricante recomienda un valor máximo de R_S para minimizar pérdidas de tensión (Tabla 1).

Figura 2: Modelo de una entrada analógica para dispositivo PIC18F45K50 [5]



Fuente: elaboración propia.

Nótese que el interruptor de muestreo (Sampling Switch) se modela con R_{SS} , que depende principalmente de la tensión de alimentación de la MCU.

El tiempo de estabilización (*settling time*) surge porque el voltaje en C_H fluctúa momentáneamente al desconectarlo electrónicamente del voltaje de entrada y conectarlo inmediatamente al amplificador de retención, debido a los cambios de impedancia vista por el condensador en dicho proceso (recuérdese la respuesta

subamortiguada de un circuito RLC), [7].

De acuerdo con la Figura 2, el *tiempo de adquisición* T_{ACQ} resultante se puede estimar como se sugiere en la ecuación 4. Posee tres componentes, según sugerencia de Microchip: tiempo de carga del condensador de retención, T_{CH} , tiempo de estabilización (*settling*) del amplificador S/H, T_{AMP} , y retraso de adquisición a consecuencia de efectos de la temperatura, T_{COEF} , proporcional a la diferencia entre la temperatura de MCU y la temperatura ambiente. Para determinar el Tiempo de carga del condensador de retención T_{CH} , se utiliza la equivalencia entre el voltaje deseado en C_H , denominado V_C , con un error de voltaje máximo equivalente a $1/2\text{LSB}$, y la respuesta de carga de una red RC al voltaje aplicado, como se sugiere en la ecuación 3.

$$V_S \cdot \left(1 - \frac{1}{2^{(n_{eff}+1)} - 1}\right) = V_S \cdot (1 - e^{-\frac{T_{CN}}{R_{exp} C_N}}) \quad (3)$$

La expresión para estimar el tiempo de adquisición se sintetiza como:

$$T_{ACQ} = -C_H(R_S + R_{IC} + R_{SS}) \cdot \ln\left(\frac{1}{2^{(n_{eff}+1)} - 1}\right) + T_{AMP} + T_{COEF}(T_{MCU} - T_A) \quad (4)$$

Donde

R_S es la resistencia interna equivalente de fuente de voltaje de señal de entrada.

R_{SS} es la resistencia del conmutador de muestreo del S/H.

R_{IC} es el valor máximo de la resistencia de interconexión interna del pin.

C_H es el valor de la capacitancia de retención del S/H.

n_{eff} es el número mínimo de bits efectivos útiles en el resultado (máximo 10).

T_{AMP} es el tiempo de estabilización del amplificador S/H (*settling time*).

T_{COEF} es el coeficiente de retraso por temperatura $\frac{\mu s}{^\circ C}$.

T_A es la temperatura ambiente en $^\circ C$.

T_{MCU} es la temperatura de operación de la MCU en $^\circ C$.

La anterior expresión permite determinar el tiempo de adquisición tras del cual una muestra de voltaje de la señal de entrada habrá sido capturada con error máximo de $\frac{1}{2}$ LSB en el condensador de retención C_H , para iniciar la conversión A/D. Esta expresión ha sido deducida para el peor caso, considerando que el condensador de retención *se descarga* antes de una nueva muestra o que el cambio en el voltaje de entrada

$V_S(T)$ de la nueva muestra es del orden de magnitud equivalente a N_{eff} bits o al rango total comprendido entre los voltajes de referencia del ADC. En la práctica, para señales continuas que cambien menos de 1 LSB durante el tiempo de conversión (por ejemplo, 4.9 mV en $9.1 \mu s$ para un PIC18F4550® con $\Delta(V_{ref} = 5V)$), el tiempo de adquisición se reduce prácticamente a solo $(AMP + T_{COEF})$. Esta suposición no es válida si la MCU descarga C_H automáticamente.

Nótese que en esta expresión (ecuación 4), no se ha tenido en cuenta el efecto de C_{PIN} , ni una posible capacitancia paralela asociada internamente a la fuente de señal C_S en el proceso de carga de C_H . Este efecto puede despreciarse siempre que la constante de tiempo de esta red RC equivalente sea, al menos, diez veces inferiores al periodo de la máxima componente de frecuencia de la señal de entrada. C_{PIN} será entonces: la capacitancia parásita del terminal o pin de la MCU sumada a la capacitancia interna asociada a la fuente de señal C_S .

También es posible considerar este efecto en el diseño programando manualmente en la MCU un tiempo de espera equivalente al menos a $10 \cdot R_S \cdot C_{PIN}$ (mediante instrucciones NOP), antes de seleccionar el canal analógico respectivo (es decir, antes de que empiece a transcurrir T_{ACQ}). Para valores típicos de estos parámetros, según el fabricante, este tiempo de espera previo a T_{ACQ} suele estar en el rango de 10 a 50 ns y por ende se puede despreciar. Si se emplea un circuito activo acondicionador de señal, la impedancia de fuente vista por la MCU será la de salida de un amplificador operacional (menor de 50Ω típicamente); y en estas circunstancias el tiempo de carga de puede ser aún más corto y del orden de 300 ps.

El número efectivo de bits requerido por la aplicación en el resultado de la conversión del ADC es n_{eff} y es igual o inferior a n el número de bits de resolución del ADC. Aunque el resultado de la conversión siempre se exprese en 10 bits para las MCU PIC mencionadas, dicha resolución podría sobrepasar los requerimientos de la aplicación particular del usuario. Por ejemplo, determinar con el ADC un voltaje proveniente de un sensor de temperatura en el rango de 0 a 120° , con resolución acondicionada de $1^\circ C/bit$, solamente requiere utilizar los 7 bits más significativos del resultado (máximo valor de código 127). En este caso, el número de bits efectivos n_{eff} , que determinan el valor requerido de T_{ACQ} para esta aplicación, puede ser 7 en lugar de 10 en la ecuación 4. En consecuencia, el admitir 3 bits que se descartarán en el resultado, permitirá reducir T_{ACQ} y, por lo tanto, aumentar el número efectivo de muestras

por segundo con error de $\frac{1}{2}$ LSB; que en estas condiciones estaría representado en el siguiente bit fraccional luego del séptimo (bit 8), y no luego del décimo bit (11) que se considera en resultados de 10 bits válidos en hojas de datos de MCU, [5] [6], [9].

3.2. El compromiso entre la precisión requerida y la velocidad de conversión

La conversión se inicia cuando por software se habilita el bit GO/_ DONE en el registro de control ADCON0 del ADC. La MCU puede esperar automáticamente un T_{acq} que se asigna como cierto valor de posescalador, múltiplo de T_{AD} , donde $T_{acq} \geq T_{ACQ}$. En dicho caso la señal de inicio de conversión del ADC se suministrará automáticamente T_{acq} microsegundos después de que el bit GO/_ DONE se haya activado por software. Si se indica que el posescalador de T_{acq} sea 0, entonces T_{acq} no será generado automáticamente por el *hardware* y el usuario deberá suministrar un tiempo de espera manualmente (por ejemplo, mediante la inserción de instrucciones *not operate NOP* mayor o igual al T_{ACQ} previamente calculado desde el momento en que se selecciona el canal analógico a convertir y justo antes de activar la señal GO/_ DONE por software.

El tiempo de conversión T_C real es ligeramente mayor que $n \cdot T_{AD}$. Para el caso de las MCU PIC 16F y 18F el T_C para 10 bits oscila entre 11 y 12 T_{AD} según especificaciones del fabricante, [5] [6], [9].

Según el manual de referencia de la familia PIC18 de Microchip [8], el ADC requiere de un oscilador interno cuyo periodo T_{AD} posee un valor mínimo, que se obtiene solo cuando se deriva de un preescalador del T_{osc} o periodo del oscilador principal de la MCU (generalmente un oscilador a cristal de cuarzo). Este T_{AD} no puede ser inferior al indicado en las especificaciones eléctricas del dispositivo, según Microchip [5] [6], [9], de lo contrario los bits resultantes de la conversión contendrán información errónea.

No obstante, dado que para ciertas aplicaciones la resolución del ADC supera la requerida ($n > n_{eff}$), es posible ajustar por software el preescalador de T_{AD} a un valor mínimo (por ejemplo 2) una vez iniciada la conversión, para que el tiempo de conversión restante se acelere en los bits menos significativos que no serán útiles en el resultado ($n - n_{eff}$), luego de haber convertido los bits útiles n_{eff} con el T_{AD} correcto. En este caso el fabricante recomienda que, de todos modos, se permita transcurrir un periodo de muestreo completo con un T_{ACQ} considerando $n = 10$ bits y no solo para el valor de $n = n_{eff}$, [8]. En estas condiciones, el tiempo de conversión T_C se puede estimar como indica la ecuación 5.

$$T_C = T_{AC} + n_{eff} \cdot T_{AD} + (n + 1 - n_{eff}) \cdot (2 \cdot T_{OSC}) \quad (5)$$

El T_{AD} al inicio de la fórmula y el adicional al final, equivalentes a $(2 \cdot T_{OSC})$, son requeridos por el ADC según especificaciones del fabricante Microchip [5]. En el caso de PIC18Fx5K5x®, se puede agregar un T_{AD} adicional para considerar el tiempo de descarga T_{DIS} del condensador de retención y muestreo para estos dispositivos, como parte del tiempo de conversión de la muestra actual, y requerido antes del periodo de muestreo de la siguiente muestra. Sin embargo, esto solo será necesario para la adquisición de señales de entrada discontinuas en el tiempo y puede omitirse para la mayoría de señales analógicas convencionales.

Finalmente, la tasa de muestreo máxima S del sistema ADC tipo SAR con amplificador S/H en modo canal único, en muestras por segundo, se puede estimar como se indica en la ecuación 6; suponiendo que la velocidad de la CPU es lo suficientemente elevada como para que las manipulaciones de los resultados en RAM y registros de configuración del ADC se puedan llevar a cabo por el software durante el tiempo de conversión y no introduzcan demora adicional en el proceso.

$$S = \frac{1}{T_{ACQ} + T_C} \quad (6)$$

Si el ADC procesa información de más de un canal, la tasa de muestreo por canal es inversamente proporcional al número de señales adquiridas. Dado que el sistema ADC está controlado por el software de aplicación de usuario, el número de muestras por segundo que finalmente es posible obtener será menor que S , pero el conocimiento del proceso y parámetros del ADC de una determinada MCU permitirán al diseñador realizar los ajustes correctos de hardware y software para acercarse de la mejor manera posible al valor estimado de S , conociendo las limitaciones o ventajas de estos sistemas ADC.

4. Evolución de características de módulo ADC en MCU de 8 bits de Microchip

En la Tabla 1 se contrastan los parámetros del subsistema de adquisición en los módulos ADC para tres gamas representativas de MCU de 8 bits de Microchip: 16F87X®, 18Fx55x® y 18(L)Fx5K5x®, las cuales empezaron a comercializarse desde 2003, 2006 y 2012 respectivamente. Las tres referencias de MCU que se muestran en la Tabla 1 se pueden encontrar, entre otros, en encapsulado plástico PDIP de 40 pines, con rango de temperatura industrial (I/P). Los dispositivos

16F87XA® no se recomiendan actualmente para nuevos diseños por parte de Microchip aunque son aún muy populares en centros de enseñanza.

Tabla 1: Parámetros del subsistema de adquisición analógico S/H para algunas MCU representativas de 8 bits de Microchip

PIC MCU	Precio unidad (USD\$)	C_{HOLD} (pF)	R_{SS} ($V_{dd}=3V$) kΩ	R_{JC} (max.) kΩ	C_{PIN} (pF)	R_S (max.) kΩ	T_{COEFF} ($\frac{\mu s}{^\circ C}$)	T_{AMP} (μs)	I (nA)
16F877A	4.94	120	11	1	5	2.5	0.05	2	$\neq 500$
18F4550	4.47	25	4	1	5	2.5	0.02	0.2	$\neq 100$
18F45K50	2.93	13.5	0.7	1	5	10	0.05	5	$\neq 50$

Fuente: elaboración propia.

En cuanto a la conversión como tal, los parámetros indicados por el fabricante tienen que ver con el valor mínimo del tiempo de conversión de bit T_{AD} , el número mínimo de ciclos de T_{AD} requeridos para completar cada conversión de 10 bits, el mínimo tiempo de adquisición cuando la entrada cambia menos del equivalente de voltaje de 1 LSB entre muestras consecutivas, el tiempo de conmutación del S/H de retención a muestreo (T_{SWC}) y el mínimo tiempo de descarga de C_{HOLD} (denominado T_{DIS}). En la Tabla 2 se indican, comparativamente, los parámetros de conversión y la manera en que el módulo ADC podría ser programado para seleccionar su frecuencia interna de operación y el T_{acq} .

Tabla 2: Parámetros mínimos del subsistema de conversión A/D para algunas MCU representativas de 8 bits de Microchip

PIC MCU	T_{ADmin} Fosc (μs)	T_{ADmin} Int. RC (μs)	T_{CONV} ($^\circ T_{AD}$) (μs)	T_{ACQ} (μs)	T_{SWC} ($^\circ T_{OSC}$)	T_{DIS}	Tabla No. (en manual)
16F877A	1.6	2.0	12	-	-	-	17-15
18F4550	0.7	1.0	11	1.4	1	$0.2 \mu s$	28-29
18F45K50	1	1.7	12	1.4	1	$2 \cdot T_{AD}$	29-33

Fuente: elaboración propia.

La última columna en la Tabla 2 indica el número de tabla, en el manual de datos técnicos de cada dispositivo, donde se deben buscar los parámetros indicados, como facilidad para el lector, ya que esta búsqueda, dentro de todas las especificaciones, tablas y figuras del manual, es tediosa. El T_{AD} mínimo indicado en la Tabla 2 se refiere a los valores obtenibles a partir de oscilador de MCU F_{OSC} u oscilador interno RC del módulo ADC. El tiempo de conversión mínimo T_C se expresa en términos del T_{AD} seleccionado. El T_{ACQ} hace referencia al tiempo mínimo necesario para que el condensador de retención adquiera un nuevo voltaje de entrada, cuando el voltaje

cambia en escala completa para muestras consecutivas (entre los voltajes de referencia mínimo a máximo (V_{dd} , V_{ss}) o viceversa), con impedancia de fuente de cada canal analógico asumida en 50Ω . El T_{acq} que se puede configurar automáticamente por el hardware, y se selecciona a partir de valores predeterminados de posescalado de T_{AD} correspondientes a [0, 2, 4, 6, 8, 12, 16, 20]. El valor 0 se selecciona para asignar un T_{ACQ} manual mediante retardos por software. Los PIC16F87XA® no permiten asignar automáticamente el T_{ACQ} , solo manualmente.

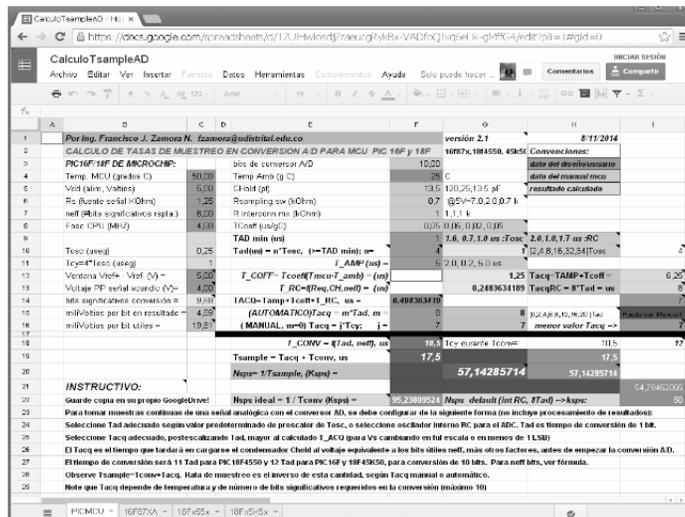
El tiempo de conversión de bit T_{AD} se selecciona a partir de valores predeterminados de preescalado de T_{OSC} que corresponden a [2, 4, 8, 16, 32, 64, o interno RC]. Solo configurando el oscilador interno RC es posible que el ADC opere durante el modo de bajo consumo SLEEP y que despierte a la MCU al terminar una conversión, si está habilitada esta fuente de interrupción. El oscilador interno para el módulo ADC solo se recomienda si la frecuencia del oscilador principal es inferior a $1 MHz$ o si se requiere que el ADC opere durante el modo SLEEP de bajo consumo de energía en la MCU.

5. Resultados

Se ha desarrollado una herramienta, programable en hoja electrónica, que permite ayudar a configurar los parámetros adecuados T_{ad} y T_{acq} para obtener la más alta tasa de muestreo S (en miles de muestras por segundo, $ksps$), considerando todos los criterios y parámetros de PIC MCU y de fuente de señal analógica que se mencionan en el presente estudio. Es un conjunto de cuatro hojas electrónicas: la primera permite introducir los parámetros de fabricante para cualquier PIC MCU, y las demás precargan los parámetros de las MCU aquí referidas. El enlace de acceso está disponible en las referencias [10] y el aspecto de la herramienta se muestra en la Figura 3.

Cada hoja electrónica cuenta con notas de ayuda en las celdas explicando el significado de los parámetros y los rangos de los valores dados por el fabricante o en la señal de entrada, que deben ser escogidos paso a paso, según instructivo sugerido, para realizar el cálculo del número máximo de muestras por segundo que se pueden obtener del módulo ADC de la MCU seleccionada, teniendo en cuenta detalles como: admitir variación del voltaje de entrada en escala completa —o solo 1 LSB—, número de bits efectivos seleccionados por usuario, o rango total por defecto del ADC.

Figura 3: Herramienta programable tipo hoja electrónica para calcular la tasa óptima de muestreo en MCU PIC



Fuente: elaboración propia.

Si el diseñador no tiene en consideración ninguno de los criterios expuestos (parámetros por defecto después de encendido o reinicio de la MCU), para $n_{eff} = 8$ bits, se obtiene una tasa de muestreo S correspondiente a la operación con oscilador interno RC para el módulo ADC y un tiempo de adquisición manual que el usuario debe generar responsablemente. En la Tabla 3 se sugiere que dicho valor manual se ajuste por software y que sea de $8 \cdot T_{ad}$, para una señal de entrada que cambia en el rango completo de los voltajes de referencia del ADC. Se muestra también el valor de S que se deduce cuando T_{acq} se calcula para una variación de señal de entrada equivalente a menos de 1 LSB. Los demás parámetros requeridos se han consultado en el manual de datos para cada MCU, o asumido de la siguiente manera: resistencia de fuente $R_S = 1,25k\Omega$, diferencia entre temperatura de MCU y ambiente $50^{\circ}-25^{\circ}$ y voltaje de alimentación $V_{dd} = 5$ voltios. Los valores mostrados en las tablas 3, 4 y 5 se obtuvieron con la ayuda de la herramienta en hoja electrónica referenciada.

Tabla 3: Resultados de asumir parámetros por defecto en la tasa de muestreo para las MCU PIC representativas

PIC MCU	T_{acq} RC (μs)	T_C RC (μs)	S RC (ksp/s)	S RC 1 LSB(ksp/s)
16F877A	16	24	25	36.70
18F4550	8	12	50	78.74
18F45K50	13.6	6.25	29.41	37.52

Fuente: elaboración propia.

En la Tabla 4 se muestran los resultados de diseñar adecuadamente la tasa de muestreo para las MCU de referencia, con $n_{eff} = 8$ bits, para un valor de oscilador de CPU de 4 MHz, considerando cambios de escala completa y también de menos de 1 LSB en el voltaje analógico de entrada.

Tabla 4: Resultados diseño óptimo de tasa de muestreo para las MCU PIC de referencia (4MHz)

PIC MCU	T (4MHz) ()	T (4MHz) ()	S (4MHz) (ksp/s)	S (4MHz) 1 LSB(ksp/s)
16F877A	11	19.5	32.79	42.55
18F4550	2	10.5	80	86.96
18F45K50	7	10.5	57.14	57.14

Fuente: elaboración propia.

En la Tabla 5 se muestran los resultados obtenidos al diseñar adecuadamente la tasa de muestreo para las MCU de referencia, con , para un valor de oscilador de CPU de 12 MHz, considerando cambios de escala completa y también de menos de 1 LSB en el voltaje analógico de entrada.

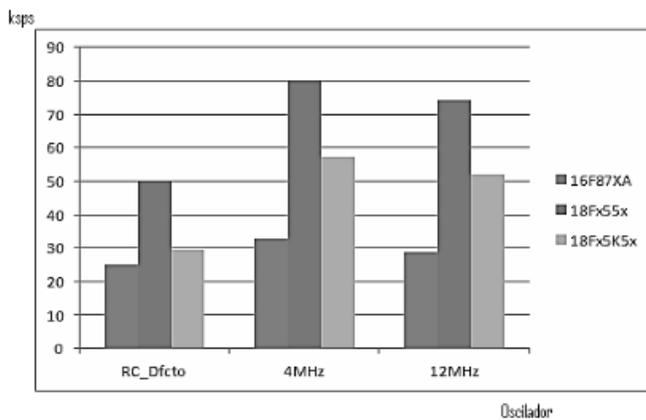
Tabla 5: Resultados diseño óptimo de tasa de muestreo para las MCU PIC de referencia (12MHz)

PIC MCU	T_{acq} (12MHz) (μs)	T_C (12MHz) (μs)	S (12MHz) (ksp/s)	S (12MHz) 1 LSB(ksp/s)
16F877A	10.33	24.5	28.91	35.97
18F4550	1	12.5	74.07	75.93
18F45K50	6.7	12.5	52.08	53.11

Fuente: elaboración propia.

En la Figura 4 se observa el desempeño comparativo de la tasa de muestreo S de las MCU de referencia, admitiendo variaciones máximas en el voltaje de entrada, entre muestras consecutivas.

Figura 4: Tasas de muestreo S (ksp/s) para tres tipos de osciladores admitiendo cambios de escala completa en V_S



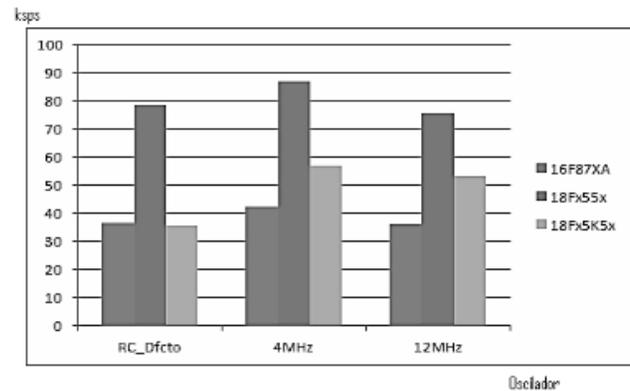
Fuente: elaboración propia.

En la Figura 5 se observa el desempeño de la tasa de muestreo S de las MCU de referencia, admitiendo variaciones mínimas (de menos de 1 LSB) en el voltaje de entrada, entre muestras consecutivas.

Se puede apreciar, de los resultados mostrados en las tablas, que la configuración con parámetros por defecto (RC_Dfcto) arroja las tasas de muestreo más bajas. Esta es la configuración que la mayoría de usuarios asume en sus diseños cuando no desean enfrentarse a configurar en detalle los parámetros de señal (acondicionamiento) y del módulo ADC. Se observa también que aumentar la frecuencia de operación interna de la MCU (triplicar en este caso) no necesariamente brinda mejores tasas de muestreo e incluso puede deteriorarlas. Esto se debe a las relaciones preestablecidas de escalizado (pre y post) para T_{ad} y T_{acq} en cada MCU, que hacen que solo ciertos múltiplos de T_{OSC} sean ligeramente

mayores o iguales a los valores mínimos requeridos por estos dos parámetros [5] [6], [9]. Se puede observar que en la mayoría de las ocasiones en estos ejemplos resultó mejor ajustar el T_{acq} manualmente por software que seleccionarlo automáticamente por hardware (no disponible en PIC16F), pues los valores de posescalado pre establecidos en el modo automático no son siempre los más cercanos al mínimo T_{ACQ} requerido por los cálculos.

Figura 5: Tasas de muestreo S (ksp/s) para tres tipos de osciladores admitiendo cambios de máximo 1 LSB en V_S



Fuente: elaboración propia.

Asumiendo como referencia la tasa de muestreo S para las MCU 16F87XA de gama media (2003) con módulo ADC operando con oscilador RC, se encuentra que los mejores resultados de optimización de S los brindan las MCU 18F55x (2006), operando con oscilador interno de 4MHz con una mejora del 220% y del 137%, admitiendo cambios de escala completa o de máximo 1 LSB en voltaje de entrada, respectivamente.

Las nuevas MCU 18F5K5x (2012) brindan un desempeño intermedio entre las dos gamas anteriores pero solo para osciladores de 4 y 12 MHz. Para el caso de oscilador interno RC en sus módulos ADC, el desempeño es similar a las MCU de gama media 16F87XA (2003). Incluso para el caso de variaciones lentas del voltaje de entrada (1 LSB), el desempeño de las dos familias de MCU es igual. Esto se debe a que el valor del tiempo de estabilización del amplificador S/H, T_{AMP} , en las MCU 18F5K5x ha sido reportado por Microchip en sus hojas de datos técnicos como 150% mayor que el de las MCU 16F87XA (2003) y 1500% mayor que el de las MCU 18F55x (2006).

El precio de la comodidad para el usuario de programar automáticamente el T_{acq} por hardware y no manualmente por software, redundante en una tasa de

muestreo menor. Los mejores resultados se obtienen para los PIC18F55x[®] (2006) cuyo precio también es por cierto el más alto de todos los dispositivos de referencia mencionados. Aunque los nuevos PIC18(L)F5K5x[®] (2012) son más versátiles, completos y de menor costo y consumo de potencia, se deben mirar con cuidado sus características y desempeño para los propósitos de la aplicación particular, ya que su menor costo aparentemente no es incidental. El principal inconveniente de los nuevos PIC18F5K5x[®] en su módulo ADC es que su parámetro T_{AMP} es el más elevado de todos como ya se indicó, resultando en que el T_{ACQ} calculado dependa principalmente de éste, a pesar de contar con la menor resistencia R_{SS} y capacitancia C_H . Para verificar este imprevisto, se sugiere contrastar los resultados (no es coherente que se mejoren dos parámetros pero se desmejore el tercero en forma tan desproporcionada en un dispositivo nuevo), y se hace necesario diseñar un banco de pruebas de laboratorio para constatar que los datos de los manuales técnicos suministrados por Microchip son correctos y precisos para los dispositivos de referencia mencionados en este estudio.

Aunque la operación del ADC con oscilador interno RC no brinda la mejor tasa de muestreo, es la única configuración compatible con el modo de bajo consumo de energía de la MCU, y además es la configuración más inmune al ruido introducido por los circuitos del oscilador interno o externo de alta frecuencia de la CPU.

La reconstrucción de señales de frecuencias cercanas a los límites establecidos por el teorema del muestreo (Nyquist) es inviable para una MCU de 8 bits de propósito general, debido a la sobrecarga de cómputo que requiere el procesamiento digital de las muestras obtenidas por el sistema de adquisición, en tiempo real. Sin embargo, la reconstrucción de formas de onda a partir de interpolación lineal de varias muestras por periodo de señal adquirida hace posible que las MCU de 8 bits avanzadas puedan capturar señales de hasta 1.5 a 4.8 kHz aproximadamente, tomando alrededor de 16 muestras por periodo (sobre muestreo u *oversampling* para reducir ruido de cuantificación) con las tasas de muestreo optimizadas según las técnicas y criterios aquí expuestos.

El aumentar la tasa de muestreo no tiene por qué conllevar necesariamente a un incremento en la misma proporción o mayor, del consumo de potencia en la MCU. Se ha propuesto que un ADC asincrónico, o A-ADC (tasa de muestreo directamente proporcional a velocidad de cambio de la señal muestreada), disminuye el consumo de potencia [11].

6. Conclusiones

La tasa de muestreo es solo una característica dinámica de muchas y diversas estimaciones o pruebas que se suelen realizar sobre los sistemas de adquisición de datos para caracterizarlos [12]. La configuración, por defecto, del módulo ADC en las MCU Microchip PIC[®] de 8 bits, de gamas media y avanzada, permite el muestreo y captura de señales de voltaje analógicas acondicionadas con componentes de frecuencia de hasta 1.5 KHz (PIC16F) o 4.9KHz (PIC18F) según los cálculos teóricos indicados a partir del modelo y parámetros del sistema de adquisición (S/H y ADC), con un factor de sobre muestreo de 16 muestras por periodo [3]. El factor de sobre muestreo mínimo teórico, dado por el teorema de Nyquist, es de 2 muestras por periodo [4], al que se puede aproximar empleando técnicas de procesamiento digital de señales (DSP). Sin embargo, el ajuste óptimo de algunos parámetros del sistema de adquisición, mediante configuración del hardware y técnicas apropiadas de software en el proceso de adquisición y conversión, permite aumentar la máxima componente de frecuencia de señal hasta 2 KHz (PIC16F) o 5.4 KHz (PIC18F), lo cual corresponde a incrementos en la tasa de muestreo de 33 % o 10 % respectivamente, con el mismo factor de sobre muestreo de 16. Incluso, para análisis de calidad de la red de suministro de potencia eléctrica (amplitud y fase a 60 o 50Hz), la resolución del ADC y la tasa de muestreo son compromisos para asegurar la precisión de los instrumentos de medición [13]. Dado que estas MCU no poseen arquitectura ni conjunto de instrucciones orientados a DSP, el procesamiento que pueden realizar sobre los datos capturados en tiempo real es limitado, sin embargo, debido a la disponibilidad de un módulo de comunicación USB 2.0 en algunos de estos dispositivos (18F), los datos adquiridos pueden ser transmitidos rápidamente a una computadora para realizar todo tipo de análisis posteriores, pero no en tiempo real. El estudiar y optimizar el proceso de adquisición de datos en el módulo ADC de estas MCU, ajustando adecuadamente por programa los parámetros del módulo o escogiendo la MCU adecuada, permitió predecir teóricamente aumentos en las tasas de muestreo entre el 10 % y 90 % con respecto a la configuración por defecto, según la gama y MCU, las especificaciones técnicas suministradas por Microchip y las condiciones de operación de los dispositivos. El análisis de los datos, estimados teóricamente, reveló algunas marcadas diferencias entre especificaciones técnicas del sistema de muestreo y retención S/H de las MCU PIC18(L)F2x/45K50[®] y PIC18F55x[®], que desfavorece apreciablemente a las más modernas, y obliga a preguntarse si el costo inferior de estos dispositivos más recientes, necesariamente está asociado con desempeños inferiores

en algunos de sus módulos; o si existen errores en la transcripción de los parámetros en el manual técnico que ameritan su verificación en bancos de prueba en laboratorio, como trabajo posterior a esta revisión. De otra parte, aumentar la velocidad de operación de la MCU no necesariamente aumenta la tasa de muestreo; incluso bajo ciertas circunstancias pueden reducirla. Así entonces, el poder determinar si la aplicación requiere menos bits significativos en los resultados (n_{eff}) que los de resolución el ADC (n) permite modificar los algoritmos del proceso para aumentar la tasa de muestreo, reajustando tanto el tiempo de conversión como el de adquisición. La correcta implementación de la optimización de la tasa de muestreo, finalmente, depende de un adecuado proceso de codificación o programación que se fundamenta, tanto en el conocimiento amplio del modelo del ADC y los datos técnicos que el fabricante suministra en los manuales para sus MCU, como en la destreza para codificar (preferiblemente en lenguaje Assembler) un algoritmo preciso que represente todas las recomendaciones, condiciones y secuencias que suministra Microchip sobre el uso correcto de dichos datos para sus módulos ADC. Por lo tanto, el programador debe conocer las debilidades y oportunidades que posee cada MCU de acuerdo a las especificaciones técnicas de cada uno de los módulos que ayuden a resolver algún problema particular de la ingeniería, manejando siempre las mejores relaciones de conveniencia entre los diferentes conjuntos de variables del problema.

Referencias

- [1] S. Mitra, S. D'Souza, and R. Cooper, "Using the analog to digital (A/D) converter". DS00546E, AN546, Microchip Technology, Rev. E, pp. 1-19. 1997.
- [2] Understanding and minimising ADC conversion errors, AN1636, CD0000444, STMicroelectronics, jun, 2003.
- [3] W. Kester, "Taking the Mystery out of the Infamous Formula, "SNR = 6.02N + 1.76dB" and Why You Should Care". MT-001 Tutorial, Analog Devices, Rev. A, oct, 2008.
- [4] C. E. Shannon, "Communication in presence of noise" *Proceedings of IRE*, vol. 37, no. 1, pp. 10-21, ene, 1949.
- [5] PIC18(L)F2X/45K50 Data Sheet, DS30000684B, Microchip Technology, Rev. B, p. 299, jul, 2014
- [6] PIC 16F87XA Data Sheet, DS39582B, Microchip Technology, Rev. B, oct, 2003.
- [7] R. Demrow, Settling time of operational amplifiers, Analog Dialogue 4-1, AN539, Analog Devices, enero, 1970.
- [8] PICmicro 18C MCU Family Reference Manual, DS39537A, Microchip Technology, Rev. A, 2000.
- [9] PIC18F2455/2550/4455/4550 Data Sheet, DS39632C, Microchip Technology, Rev. C, feb, 2006.
- [10] F. Zamora, Universidad Distrital Francisco José de Caldas, "Herramienta para estimar la máxima tasa de muestreo de un convertidor ADC en microcontroladores avanzados de 8 bits". 2014, nov, [En línea] Disponible en: <http://comunidad.udistrital.edu.co/fzamora/>
- [11] T. Zhu, X. Kong, and R. Negulescu, "Asynchronous ADC/Microprocessor Interface, Poster session 3, low power and high performance approaches". IEEE, 2004.
- [12] W. Kester, editor, "Data Conversion Handbook" Edición 1, Amsterdam, Boston. Analog Devices-Newnes, capítulo 2, 2004.
- [13] V. Kuhlmann, A. Sinton, M. Dewar, C. Arnold, "Effects of sampling rate and ADC width on the accuracy of amplitude and phase measurements in Power-Quality monitoring". *IEEE Transactions on Power Delivery*, vol. 22, no. 2, pp. 758-764, abr, 2007.