

Uso de arreglos analógicos programables (FPAA) en instrumentación industrial

Using programmable analog array (FPAA) in industrial instrumentation

ING. ALBERTO DELGADILLO GÓMEZ

Ingeniero Electrónico de la Universidad Santo Tomás, magíster en Ingeniería, área: electrónica y de Computadores, de la Universidad de los Andes, profesor asistente adscrito a la Facultad Tecnológica de la Universidad Distrital, Investigador del Grupo de Investigación INTEGRA. eadelgadillo@udistrital.edu.co

ING. RICARDO PIRAJÁN CANTILLO

Ingeniero Electrónico de la Universidad Distrital, magíster en Ingeniería, área: Electrónica y de Computadores, de la Universidad de los Andes, Actualmente es Estudiante de Doctorado en Ingeniería, área : Automática en la Universidad Nacional de Colombia, Profesor Asistente Adscrito a la Facultad Tecnológica de la Universidad Distrital, Director del Grupo de Investigación INTEGRA. rpirajanc@udistrital.edu.co, integra@udistrital.edu.co.

ING. MAURICIO ANDRÉS POLOCHE ARANGO

Ingeniero en Control y tecnólogo en Electrónica de la Universidad Distrital Francisco José de Caldas. poloch74@gmail.com.

ING. JAIRO ANDRÉS CORREGIDOR CUEVAS

Ingeniero en Control y tecnólogo en Electrónica de la Universidad Distrital Francisco José de Caldas. jyairo@hotmail.com.

Clasificación del artículo: investigación (conciencias)

Fecha de recepción: 15 de marzo de 2009

Fecha de aceptación: 23 de julio de 2009

Palabras clave: programación análoga, FPAA (Field Programmable Analog Array), ABK (Anadigm Boot Kernel), PSoC (Programmable System on Chip), interfaz de comunicación de dos hilos I2C (Inter IC bus), reconfiguración dinámica.

Key words: analog programming, field programmable analog array, anadigm boot kernel, programmable system on chip, inter IC bus, dynamic reconfiguration

RESUMEN

Este artículo propone el uso de arreglos analógicos programables FPAA (Field Programmable Analog Array) para el acondicionamiento de sensores en cooperación con procesadores de señal mixta PSoC (Programmable System on Chip), a fin de cooperar y lograr una aproximación a los sensores inteligentes. La propiedad inherente de las dos plataformas incrementa la versatilidad del sistema en general, dando posibilidades de medición y control centralizado y descentralizado, incursionando en lo que hoy

se conoce como CADSP (Cooperative Analog-Digital Signal Processing), el uso de la reconfiguración dinámica en ambos dispositivos potencia el diseño dando gran número de posibilidades en la parte acondicionamiento, procesamiento, comunicaciones. El proyecto tiene como fin didáctico incursionar en el área de instrumentación industrial moderna.

ABSTRACT

This paper it proposes the use of programmable analog arrays, FPAA (*field programmable analog*

array) for sensor signal conditioning in cooperation with processors of mixed signal PSoC with the purpose of to cooperate and to obtain an approach to the intelligent sensors. The inherent property of the two platforms increases the versatility of the system generally, giving measurement possibilities and centralized control and decentralized, penetrating in

which today it is known like CADSP (*cooperative analog - digital signal processing*), the use of the dynamic reconfiguration in both devices power the design giving great I number of possibilities in the part conditioning, processing, communications. The project must like didactic aim penetrate in the area of modern industrial instrumentation.

* * *

1. Introducción

Con el desarrollo que ha tenido la electrónica y la predicción hecha por Moore, es posible encontrar hoy dispositivos de instrumentación industrial [1], pertenecientes a sistemas de buses de campo (redes industriales). Los equipos tienen cada día más capacidades de procesamiento, acondicionamiento y funciones para corregir errores; la realización de esas funciones demanda cada día más inteligencia en la electrónica que acompaña al sensor, es por eso que hoy en día se observa un desarrollo inusitado en el área de sensores de campo que están siendo desarrolladas y aplicadas en el piso de planta [2].

La mayoría de sensores denominados de campo o “inteligentes” son adaptables al entorno en el que se pretende trabajar; asimismo, ejecutan procesos de comunicación y procesamiento de señal. En muchos casos, la flexibilidad de los sistemas permite la reconfiguración del sensor que se va a utilizar, esto utilizando un hardware único que se adapta a un sensor con sus diferentes características.

La detección y acondicionamiento del sensor se puede realizar de forma centralizada o descentralizada de la siguiente manera:

- Un procesador local que se encarga de la reconfiguración del sistema para ajustarse al tipo de sensor.
- Un procesador remoto reconfigura el sistema.

En cualquiera de los dos casos mencionados anteriormente, en la actualidad la instrumentación de campo posee esas posibilidades, lo que permite el uso de sensores que se integran a una red industrial como ethernet [3] y a través de ésta se puede configurar el tipo de sensor. El presente trabajo pretende acercar el área académica al área industrial, proponiendo el desarrollo de una metodología de diseño con sistemas mixtos, que permita tener la mayoría de posibilidades que tienen hoy muchos de los sensores de campo. En la primera fase se trabaja una arquitectura mixta compuesta por un procesador PSoC [4] y un arreglo análogo FPAA [5], estos dispositivos se utilizan para darle poder al sensor de campo, ya que permiten la reconfiguración dinámica.

El desarrollo de esta primera fase incluye la propuesta de una infraestructura tecnológica que permita realizar todas las funciones de un sensor de campo, aunque el primer objetivo es el acondicionamiento de la señal y la reconfiguración, el siguiente objetivo integra el desarrollo con unidades de procesamiento de mayores capacidades y con capacidades de comunicación superiores.

La ausencia de herramientas que permitan tener sistemas en el chip y su reconfiguración es un atenuante a la hora de proponer arquitecturas y diseños; con el advenimiento de este tipo de sistemas se abren grandes posibilidades de desarrollo para los diseñadores de instrumentación de campo y sensores inteligentes.

El artículo se organiza de la siguiente manera, se presenta la arquitectura de las FPAA, diseño de configuraciones básicas y luego vienen resultados y simulación de algunos de los sensores seleccionados.

2. Circuitos análogos programables FPAAS

Un arreglo análogo programable FPAA es el equivalente al arreglo programable digital FPGA (Field Programmable Gate Array) en cuanto a su organización interna, pero, su gran diferencia es que su aplicación es exclusivamente para procesamiento análogo. A diferencia de las FPGA, las cuales contienen un gran número de módulos e interconexiones que permiten la configuración de montajes lógicos combinatorios y secuenciales, los chips FPAA típicamente contienen un reducido número de CAB (Configurable Analog Blocks). Los recursos de cada CAB varían dependiendo del dispositivo.

2.1 Tecnología de condensadores conmutados

La tecnología de condensadores conmutados [6] es la técnica con la cual se pueden obtener resistencias equivalentes a partir de conmutar las entradas de un condensador. Estas resistencias programadas pueden ser tanto de polaridad positiva como negativa. En la figura 1 se puede apreciar la forma como se configura un condensador conmutado para obtener una resistencia equivalente.

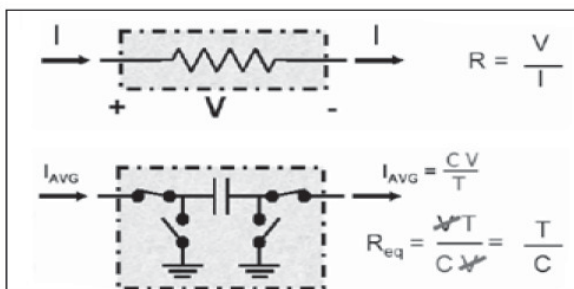


Figura 1. Equivalencia condensador conmutado a una resistencia.

La señal de función de transferencia puede ser modificada por los cambios en el muestreo de los relojes de fase que realizan la conmutación del condensador. Estos circuitos trabajan bajo el principio de muestreo de datos del sistema [7], las señales de entradas y salidas son muestreadas y serán validadas durante una fase.

2.1.1 Ventajas de los condensadores conmutados

Las ventajas de los condensadores conmutados son:

- Mucho más valores de resistencias en un área mejor proporcionada, que las que se pudieran hacer mediante una técnica de integración de este tipo de dispositivos.
- Temperatura y procesos mejor manejados y proporcionados.
- Posibilidad de obtener funciones de transferencia que generen resistencias negativas.
- Mayor precisión de valores de resistencia, tolerancia, coeficiente de temperatura y linealidad de voltajes y corrientes.
- Posibilidad de obtener diferentes valores resistivos en un mismo circuito, únicamente mediante programación

2.2 Arquitectura FPAA de Anadigm

Para el desarrollo de este proyecto se utilizó el dispositivo AN221E04 de tecnología CMOS, el cual consiste en una matriz de 2x2 de Bloques Análogos Configurables CAB (Configurable Analog Blocks) rodeados por una red de interconexión, como se observa en la figura 2.

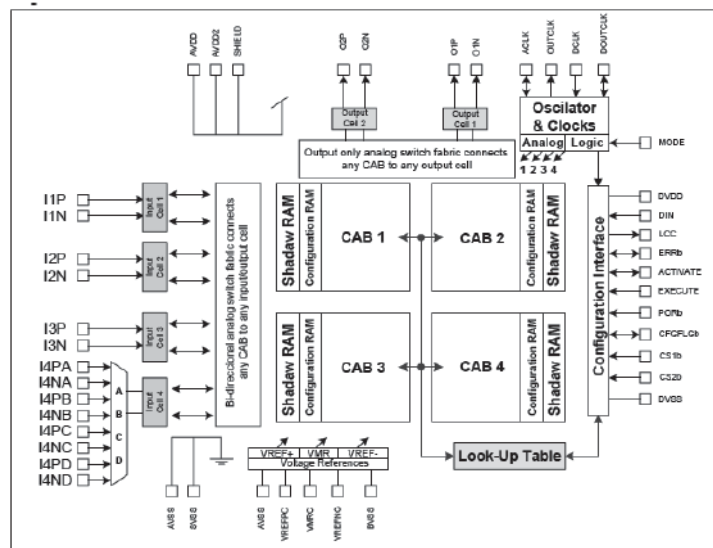


Figura 2. Arquitectura FPAAN221E04.

La arquitectura de esta FPAA permite flexibilidad entre entradas y salidas (I/O) y soporta reconfiguración dinámica. Cada CAB posee internamente dos amplificadores operacionales, un comparador diferencial, un registro de aproximaciones sucesivas SAR (Sucessive Approximation Register), basado en un Conversor Análogo Digital, ocho condensadores programables y una tabla de consulta LUT (Look Up Table). Las celdas de salida y entrada permiten la interconexión con las variables del mundo exterior y garantizan el paso de éstas en el circuito programable FPAA. La tabla de consulta LUT se emplea en la generación de ondas arbitrarias, como raíces y logaritmos, volviéndolas operaciones analógicas.

Otro recurso importante dentro de la arquitectura FPAA es el ADC (analog-to-digital converter), elemento que permite la implementación de funciones arbitrarias como multiplicación y división. El dispositivo interno y el más importante dentro de la estructura del FPAA es la memoria SRAM encargada de guardar los bits de configuración para cargar las conexiones de los CAB. Este dispositivo tiene dos tipos de memoria SRAM de respaldo (Shadow) y la SRAM de configuración, los datos

de configuración son guardados en la (shadow) SRAM, los cuales son transferidos a la SRAM en un flanco de reloj, estas memorias son volátiles.

3. Flujo de diseño para FPAA

Para este caso se utilizan las FPAAs de Anadigm y el software de trabajo es el Anadigm designer 2, en el cual cada circuito que se diseña es implementado con bloques funcionales analógicos llamados CAM (*Configurable Analog Modules*) [8]; estos CAM pueden ser ganancias, sumadores, restadores, integradores, derivadores, multiplicación, división, comparadores, osciladores senoidales, detectores de picos, diseño de filtros, entre otros bloques especiales, que le pueden servir al diseñador para cualquier implementación. Algunos de estos bloques se muestran en la figura 3.

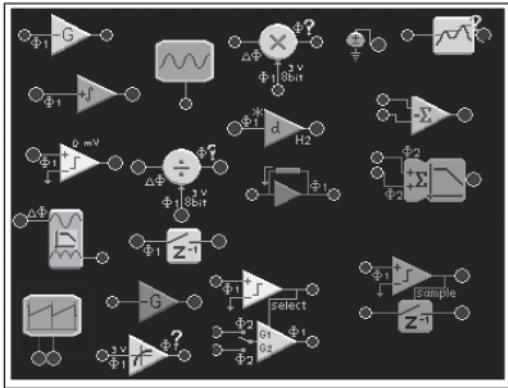


Figura 3. Bloques funcionales análogos programables de AnadigmDesigner2.

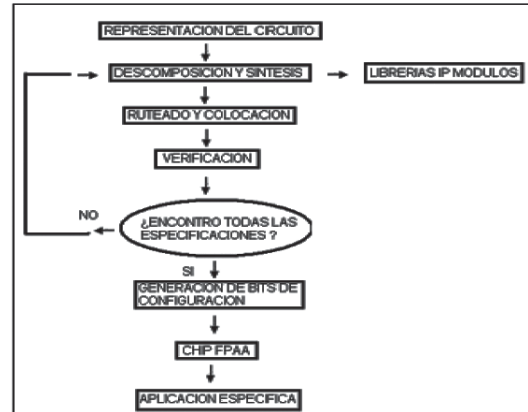


Figura 5. Flujo de diseño de AnadigmDesigner2.

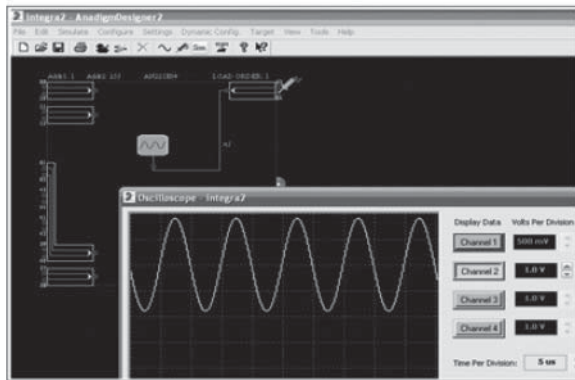


Figura 4. Entorno de desarrollo de AnadigmDesigner2, CAM generadora de señal seno.

Para diseñar el programa se realiza la representación del circuito en el entorno de desarrollo y cuando se necesita se toman CAM de librerías con módulos IP (*Intellectual Property*) [9], luego de esto se interconectan todos los módulos según el diseño y se generan los bits de configuración, para luego descargarse al dispositivo. En la figura 5 se ve el flujo de diseño de AnadigmDesigner2.

4. Acondicionamiento de señal con FPAA

En procesos industriales existe un universo de sensores dentro de los cuales es posible enumerar algunos de ellos, por ejemplo, temperatura, humedad, fuerza, presión; éstos son en cargados de tomar el comportamiento de estas variables comunes en estos procesos [10]. Cada uno de estos sensores entrega la señal en un rango de voltaje y corriente diferente, es por esta razón que se deben adecuar para permitir realizar el procesamiento posterior de estas variables sensadas.

Algunas de la funciones que pueden ser implementadas están relacionadas con el procesamiento de señal, acondicionamiento y los estímulos, teniendo en cuenta que en el mercado de hoy se pueden tener múltiples sensores [11], considerar la calibración y el mantenimiento del sensor de campo, fuentes y referencias estables en los diseños; todo lo mencionado pertenece al nuevo reto exigido en el área de instrumentación industrial. Las capacidades de los arreglos análogos programables es diversa puede ir desde una ganancia hasta el diseño de un filtro complejo.

4.1 Reconfigurabilidad

Los FPAA son elementos poderosos, ya que permiten construir una gran cantidad de funciones de transferencia que pueden alterarse mediante la reconfigura-

cion dinámica [12], cambiando así las características de los bloques análogos implementados. En cada caso se incluirá una función dependiendo del tipo de sensor, por ejemplo, algunas de las típicas son: linealización, rectificación, detección de fase, integración entre otras que hacen parte en todo el proceso de diseño para un sensor de campo [13].

5. Descripción del sistema

Inicialmente, el módulo está propuesto como elemento didáctico en el área de instrumentación industrial y redes de aplicación industrial; en el proyecto se utilizó una FPAA AN221E04 de anadigm y un PSOC de la empresa Cypress. La plataforma tiene estos dos elementos que constituyen el corazón del sensor de campo.

Se diseña un sistema con capacidad de configurar varias clases de sensores análogos [14], con la posibilidad de guardar sus configuraciones, haciendo uso de la reconfiguración dinámica. Se pueden operar señales desde 10 Hz hasta 2 MHz, posee un amplificador de semipotencia y salidas con interfaz de potencia para control de planta, visualización de datos en LCD, conectividad con un PC para desplegar la información del sensor. Se definen los siguientes aspectos para tener en cuenta en este desarrollo:

- Escalable: debe permitir la inclusión de nuevos sensores, simplemente cargando una nueva configuración, sin alterar la plataforma diseñada.
- Controlable: inicialmente, desde un PC local y a futuro remotamente.
- Adaptable: se tenga la posibilidad de operar en diferentes entornos sin problema.

En la figura 6 se muestra un diagrama de bloques que describe el sistema y cada uno de los subsistemas que se involucraron en el diseño del sistema; a futuro, el desarrollo se centrará en los buses de campo para completar el proceso de diseño del sistema.

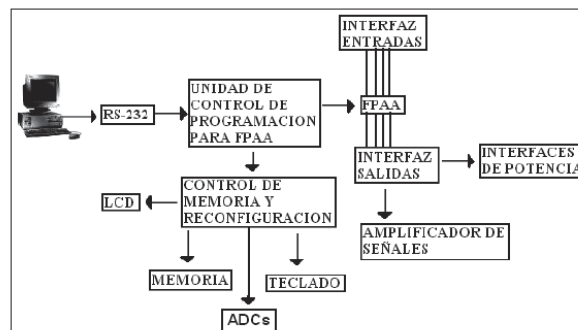


Figura 6. Diagrama de bloques del sensor de campo.

6. Descripción de los bloques funcionales

El código de configuración que requiere la FPAA para la programación es realizada por el software libre ANADIGMDESIGNER2; este software genera una serie de códigos en valores ASCII que luego se procesa y carga a la FPAA.

6.1 Bloque de recepción, conversión y transmisión de datos del PC

El bloque de adquisición de datos del PC está desarrollado con un microcontrolador de MICROCHIP PIC16F877A; este dispositivo recibe por comunicación serial a una velocidad de 9600 baudios, los datos de configuración provenientes del software Anadigmdesigner2. El procesador se encarga de convertir cada dato recibido al protocolo de comunicación ABK (Anadigm Boot Kernel) que utiliza el circuito programable análogo FPAA para guardar los datos en su memoria SRAM. Estos datos son enviados en forma serial y cada uno es validado por los cambios de flanco de un reloj adicional.

Además de realizar la conversión de los datos, el procesador es el encargado de controlar los pines extras de la FPAA, para la verificación de programación correcta. Otra función importante es la de retornar los datos de conversión de los ADC al PC para ser visualizados en un software de aplicación.

En la figura 7 se observa el esquema de comunicación usado para la programación de la FPAA [15].

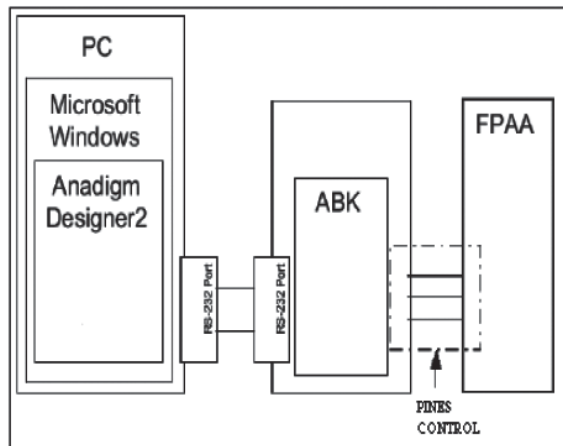


Figura 7. Protocolo de comunicación ABK.

6.2 Bloque de control de memoria y reconfiguración

Éste es el núcleo fundamental de la aplicación, se encarga de almacenar las diferentes funciones de transferencia para cada sensor y las almacena como posibles configuraciones, las cuales se almacenan en distintos dispositivos de memoria, que posteriormente son invocadas y sirven para la programación de la FPAA por medio del procesador PIC [16].

Cada bloque comienza con un byte de sincronización, dos bytes de identificación del JTAG, cinco bytes que representan el valor del condensador conmutado y se organiza de la siguiente forma: dirección de memoria del condensador, banco de memoria del condensador, un byte de conteo que explica cuántos bytes tiene la información del valor de la capacitancia y un byte de chequeo de errores. Para la reconfiguración de la FPAA se usa un PSoC, y se implementa un protocolo sincrónico serial, se controlan algunos pines de la FPAA como el POR (Power On Reset) y los datos de entrada en la reconfiguración en operación permite el cambio de los parámetros de los bloques análogos imple-

mentados, sin obviamente modificar la topología del circuito [17].

Este bloque se basa en un dispositivo de señal mixta PSoC CY8C29466, el cual se está configurado para que direcciona una memoria I2C (figura 8) y realice las conversiones A/D con una resolución de 12 bits.

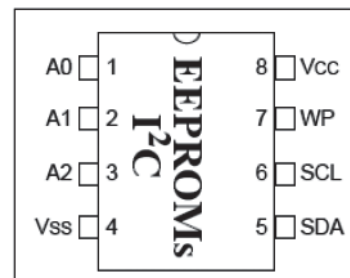


Figura 8. Memorias seriales I2C.

Otra de las funciones que presta al módulo es como elemento de control para la visualización de datos en la LCD (Display de Cristal Líquido) y lectura de botones que manejan el menú de carga de configuraciones desde memoria y seleccionan los modos manuales sin conexión al PC o con conexión al PC; todo esto cubriendo todas las posibilidades que debe ofrecer un sensor inteligente el día de hoy.

6.3 Interfaces de salida y entrada

En la actualidad, los sensores de campo tienen la posibilidad de manejar actuadores, ejemplo abrir o cerrar una servo-válvula. Por esto, se complementa la etapa de adquisición con una etapa de amplificadores operacionales de alta respuesta en frecuencia, entradas, figura 9 y salidas de bajo ruido, y alta ganancia; además, para este propósito, está configurado a 1MHz. El circuito de entrada sube las señales sobre un nivel DC para que la FPAA reconozca estos valores, y los pueda procesar. Además de proteger contra sobrecargas, la interfaz de salida puede amplificar las señales de la FPAA, dependiendo de la configuración seleccionada, figura 10.

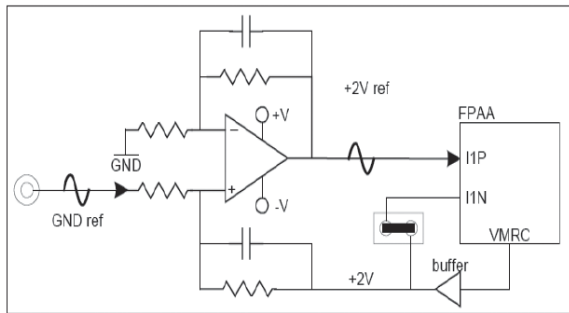


Figura 9. Interfaz para entradas.

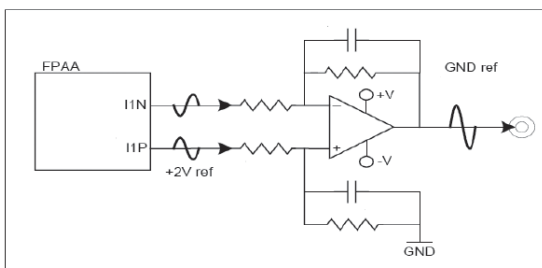


Figura 10. Interfaz para salidas.

6.4 FPAA seleccionada

En el espectro de posibilidades de chips FPAA que ofrece el mercado se utilizó el chip AN221E04 de Anadigm, el cual es un dispositivo que permite reconfiguración dinámica y programación sencilla, permite flexibilidad entre entradas y salidas. Internamente, posee CAM (módulos análogos configurables) y éstos, a su vez, permiten configurar etapas de filtrado, etapas de ganancia, suma diferencia, integración, derivación, comparadores, multiplicadores, osciladores, entre otros.

6.5 Amplificador de semi-potencia

Como se mencionó, los sensores de campo están siendo construidos con módulos electrónicos cada vez complejos y la idea cada día es poder tener periferia distribuida en planta con capacidades de procesamiento análogo para el sensor; en algunos casos, se realiza el control y se actúa sobre algunos elementos, además

de tener buses de campo muy sólidos. Por este motivo se decidió darle otra posibilidad; se puso un amplificador de semi-potencia que permite que su ganancia sea variada y sea versátil para las aplicaciones en las que se necesite dar un cierto grado de ganancia a la señal manejada por la FPAA.

El amplificador está compuesto por una primera parte de una preamplificación con un operacional con ganancia programada, que luego va a un amplificador de potencia con el chip LM386 de semipotencia, figura 11.

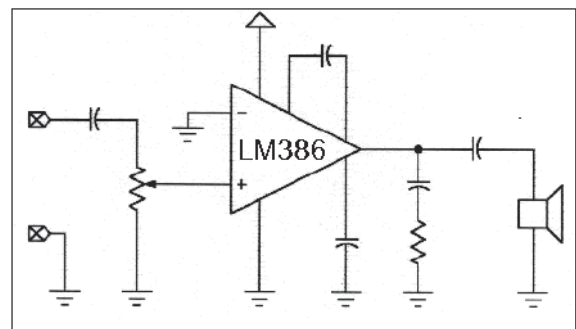


Figura 11. Amplificador de semipotencia LM386.

6.6 Interfaces de potencia

Con el software también es posible incluir la posibilidad de tener un algoritmo de control [18], en este caso, la configuración que se puede implementar es la de un PID (figura 22) ideales para aplicación en la cual el control es distribuido y se realiza el proceso de medición y control en el mismo dispositivo; se requieren los parámetros de frecuencias, ganancias y tiempos de respuesta; se genera la aplicación y el software pone los bloques necesarios para ésta. En este caso se puso un actuador para manejar un dispositivo y complementar todas las fases del proyecto.

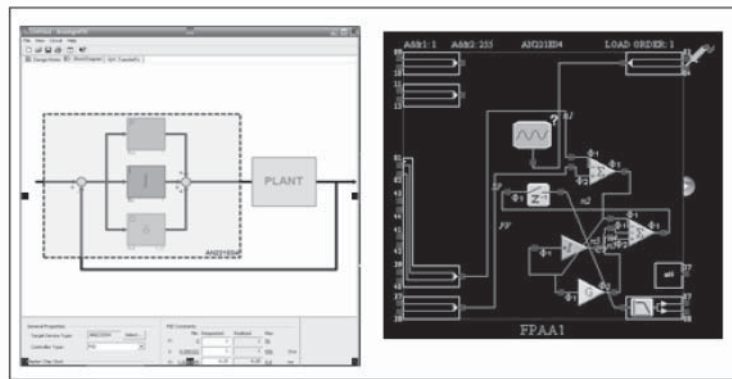


Figura 12. Diseño de circuitos PID .

7. Resultados

Características generales del módulo de instrumentación industrial con FPAA y PSoC:

- Aplicabilidad para configuración de sensores, filtrado, calibración de variables.
- Control manual y por software.
- Comunicación serial.
- Compatibilidad para descargar aplicaciones de ANADIGMDESIGNER2 al módulo.
- Memorización de dieciséis configuraciones, seleccionable por el usuario.
- Sistema totalmente reconfigurable con respuesta menor a 2 seg.
- Interfaz para aplicaciones de control, para corrientes de 6A.
- Visualización de datos en LCD.
- Conversión analógica a digital con resolución 12 bits para la observación del comportamiento de variables bajo análisis.
- Nueve canales de entradas y salidas.
- Tasa de muestreo 500Ks/s.
- Trabajo de señales desde 10Hz hasta 1MHz.
- Flexibilidad entre entradas y salidas.
- Amplitudes controladas de salida desde +/-0V a +/-6V.
- Autonomía para cargar configuraciones.

Dentro de las aplicaciones típicas para el tratamiento de señales tenemos algunos de los siguientes resultados de montajes sobre el FPAA; generación de distintas formas de onda a partir de una señal senoidal de 40 kHz (figura 13), aplicación para generar una señal de comparación con voltaje variable a 40 kHz y obtener una señal de pulsos para PWM (figura 14), filtrado de una señal de pulsos de 80 kHz para limitarla en BW y generar una señal seno (figura 15).

Las funciones necesarias para acondicionamiento de sensores se están desarrollando y los resultados obtenidos finalizan con la primera fase del proyecto que es crear una infraestructura tecnológica robusta y de altas prestaciones.

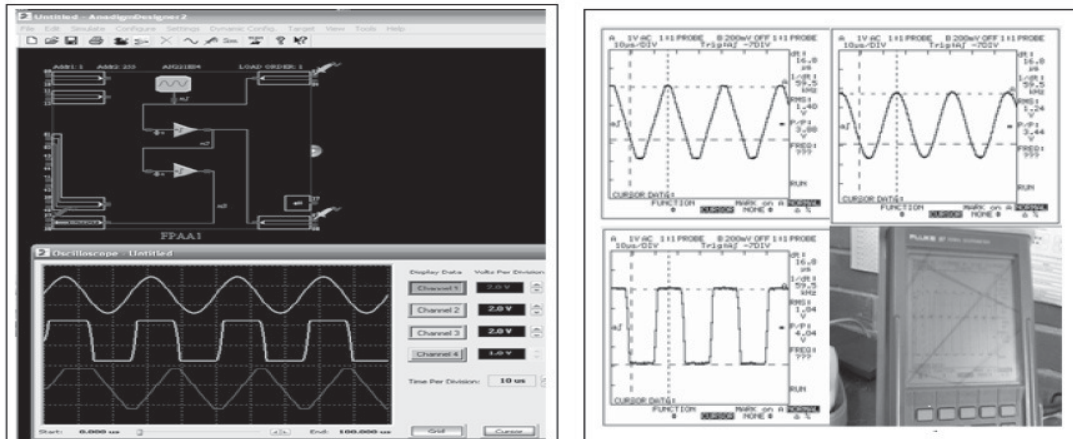


Figura 13. Generación de formas de onda por software y visualización en el osciloscopio.

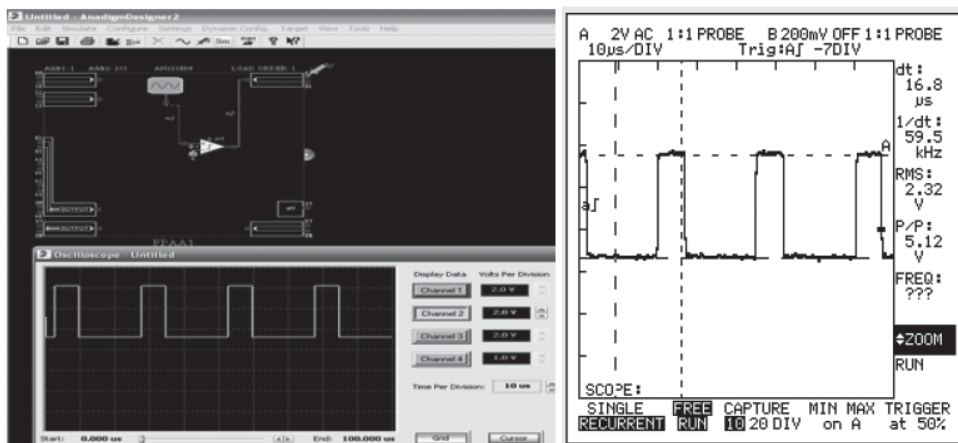


Figura 14. Comparador de voltaje para generar señales de PWM y visualización en el osciloscopio.

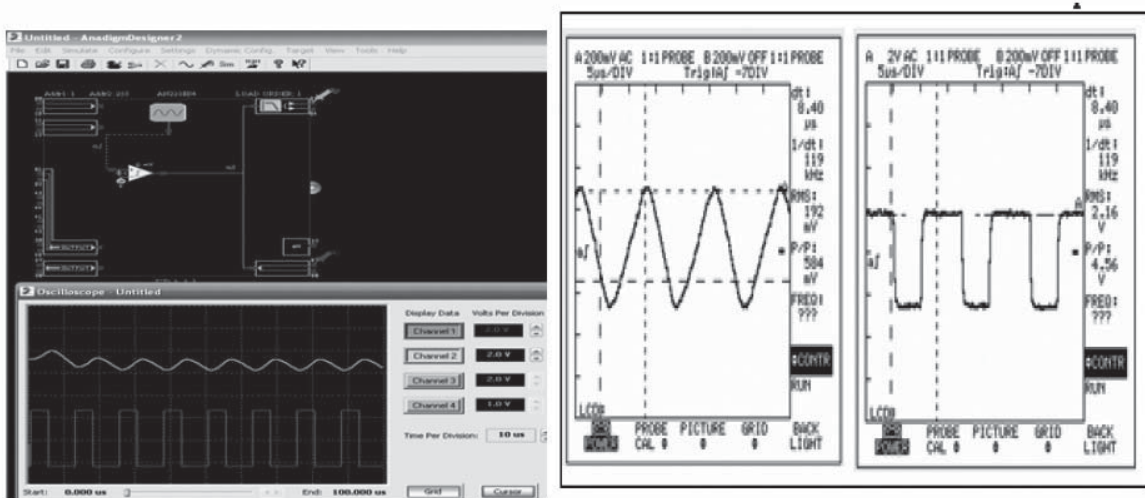


Figura 15. Limitación en banda de una señal pulsante y visualización en el osciloscopio.

8. Conclusiones

- Se presenta una arquitectura novedosa que posee dos tecnologías reconfigurables que tiene ventajas sobre sistemas tradicionales basados simplemente en microcontroladores.
- El desarrollo de un sistema preliminar, utilizando las dos tecnologías y una aplicación en las que se logra la reconfiguración dinámica a través del puerto serial o a través del PSoC, en un trabajo posterior se profundizará en el estudio de procesamiento análogo y las posibilidades de agregar recursos disponibles en el PSoC para colaborar con este procesamiento cuando se tiene fusión de sensores, por ejemplo, igual que un estudio profundo en el procesamiento análogo para tener un buen número de configuraciones para diferentes sensores, que en este momento se están desarrollando.
- La selección de parámetros como ganancias, frecuencias, teniendo en cuenta la posibilidad de error que puede tener cuando se trabaja con elementos conmutados, el error es mínimo; con la implementación de tiempo continuo se hizo una aproximación a los estándares industriales existentes en la actualidad.
- El módulo de instrumentación con FPAA logró cumplir uno de los objetivos principales, el ser un módulo que procesa señales análogas, memoriza distintas configuraciones y permite realizar reconfiguraciones de manera autónoma sin necesidad de un PC.
- El aporte más importante que tiene el módulo es: la combinación de las plataformas mencionadas y la posibilidad de expansión que hay en el desarrollo de sensores inteligentes y de campo; con este trabajo se abren nuevas oportunidades y se presentan retos en área industrial a ser desarrollados.

Referencias bibliográficas

- | | |
|--|---|
| <p>[1] Tattamangalam R. Padmanabhan. <i>Industrial instrumentation: Principles and design</i>. Primera edición, Springer, New York, Capítulo 3, pp. 52-63, 2000.</p> <p>[2] Y. Zhang Yikang Gu Vlatkovic, V. Xiaojuan Wang. <i>Intelligent Control and Automation</i>. WCICA 2004. Fifth World Congress on, Volume: 4, pp): 3600- 3606 Vol. 4, 2004.</p> <p>[3] J.D. Decotignie, <i>Proceedings of IEEE</i>, Issue 6, pp 1102-1117, June 2005</p> <p>[4] Cypress Microsystems. Cypress Semiconductor Datasheet CY8C29466-24, Inc. 2003–2004, Document No. 38-12013 Rev. *G (Online). Disponible en: http://www.cypress.com.</p> | <p>[5] ANADIGM, Data sheet AN22E104, Inc 2003, document No DS030100-U006. Disponible en: http://www.anadigm.com/.</p> <p>[6] J. Silva-Martínez, E. Sánchez-Sinencio. “Switched Capacitor Filters”. In <i>Handbook of Circuits and Filters</i>. CRC Press, 2003.</p> <p>[7] E. Pierzchala, M.A. Perkowski. <i>FPGA 94</i>, Berkeley, Calif., Feb. 1994.</p> <p>[8] P. Hasler P. <i>Proc. of 5th International Workshop on System-on-Chip for Real-Time Applications</i>, pp. 413-418, 2005.</p> <p>[9] S. Gamesan and R. Vewri. <i>Proceedings of the Internarioml Conference on Comperler</i></p> |
|--|---|

- Design (ICCD'W), Austin, Texas, USA, pp. 482-488, Oct. 1999
- [10] G. Merendino, S. Callegari, A. Golfarelli, M. Zagnoni and M. Tartagni. "Proc. of International Symposium on Signals". *Circuits and Systems*, vol. 1, pp. 139 -142, 2005.
- [11] A. Baccigalupi and A. Liccardo. *IEEE Sensors Journal*, Vol. 7, No. 8, pp. 1176-1182, 2007.
- [12] Anadigm Inc.: AN221R02 – Dynamically Reconfigurable FPAA with enhance I/O, Datasheet entry level, 2003.
- [13] S.K. Lakshmanan and A. Koenig. Proc of 4th int conf. on Hibryd Intelligent Systems IEEE CS, Kitakyusuhu, Japan, pp. 38-43, 2004.
- [14] P. Ramuhalli, J. Kim, L. Udpa and S.S. Udpa. *Proc. Sensor Array and Multichannel Signal Processing Workshop*, pp. 229-233, 2002.
- [15] S. Ganesan and R. Vemuri. *Proceedings of Design, Automation and Test in Europe Conference & Exhption*, pp. 58-64, 2000.
- [16] M.A. Brooke and J. Choma. 31st Midwest Symposium on Circuits and Systems, pp. 841-843, 1988.
- [17] E. Mackensen, D. Arnold and W. Kuntz. *Analog2003*, Heilbronn, Germany, September 10-12 2003, VDE, pp. 185-190, 2003.
- [18] L. Znamirovski, O. Palusinski and S. Vrudhula. *Analog Integrated Circuits and Signal Processing*, Vol. 39, pp. 55-73, 2004.